

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-219237

(43)Date of publication of application : 10. 08. 1999

(51)Int. Cl.

G06F 1/26

G06F 1/32

G06F 1/04

(21)Application number : 10-019551

(71)Applicant : SONY CORP

(22)Date of filing : 30. 01. 1998

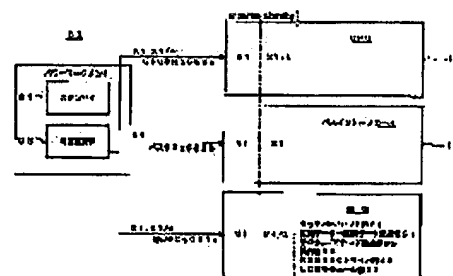
(72)Inventor : SAKAI KENICHI

(54) ELECTRONIC EQUIPMENT DEVICE AND ITS CONTROLLING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To save power consumption in an electronic equipment device by reducing the frequency of a clock signal for fixing the operation speed of a microcomputer when it is detected that the operation of the microcomputer is in a stand-by state.

SOLUTION: A power management part 60 is provided with a stand-by detecting part 61 and a frequency control part 63. The stand-by detecting part 61 checks the operation of CPU in a CPU core part 11, controls the frequency control part 63 from the stand-by detecting part 61 at the time of detecting that the operation of CPU is in the stand-by state and the frequencies of the CPU clock signal 63a and a peripheral equipment clock signal 63c are reduced to be one-fourth of a clock frequency when CPU is in an operation state. But, the frequency of a bus clock signal 63b is controlled from the stand-by detecting part 61 so as to permit the clock signal (x1) when the operation of CPU is executed to be kept even at the time of detecting that the state becomes the free one.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-219237

(43)公開日 平成11年(1999)8月10日

(51) Int. Cl. ⁶	識別記号	F I	
G 0 6 F	1/26	G 0 6 F	1/00 3 3 4 G
	1/32		1/04 3 0 1 C
	1/04	3 0 1	1/00 3 3 2 Z

審査請求 未請求 請求項の数2 OL (全 6 頁)

(21)出願番号 特願平10-19551

(22)出願日 平成10年(1998)1月30日

(71)出題人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 坂井 謙一

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

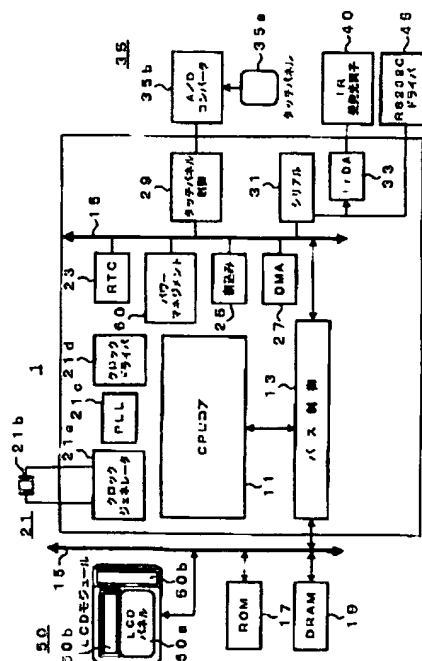
(74)代理人 弁理士 松隈 秀盛

(54) 【発明の名称】 電子機器装置及び電子機器装置の制御方法

(57) 【要約】

【課題】 マイコンを組み込んだ電子機器装置でこのマイコンの動作が待機状態にあるときの電子機器装置の消費電力の低減することを目的とする。

【解決手段】 マイコンを組み込んだ電子機器装置に於て、このマイコンの動作が待機状態にあることを検出する検出手段によりこのマイコンの動作が待機状態にあることを検出したとき、このマイコンの動作速度を定めるクロック信号の周波数を低減する手段63を設け、マイコンの動作が待機状態にあるときの電子機器装置の消費電力の低減を図ることができるようにしたものである。



【特許請求の範囲】

【請求項1】 マイコンを組み込んだ電子機器装置に於て、前記マイコンの動作が待機状態にあることを検出する検出手段と、該検出手段により前記マイコンの動作が待機状態にあることを検出したとき該検出結果に基づき前記マイコンの動作速度を定めるクロック信号の周波数を低減する手段とを設けた電子機器装置。

【請求項2】 マイコンを組み込んだ電子機器装置の制御方法に於て、前記マイコンの動作が待機状態にあることを検出したとき、前記マイコンの動作速度を定めるクロック信号の周波数を低減するようにした電子機器装置の制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子機器において従来有効に利用されていない電力消費を節減できるようにした電子機器装置及び電子機器装置の制御方法に関する。

【0002】

【従来の技術】従来、シングルチップマイクロコンピュータ素子（以下の説明においてはマイコンと称する）を組み込んだ電子機器においては、このマイコンのクロック信号周波数は一定としている。しかしながら、このクロック周波数によりマイコンの動作速度が決まり、従ってこのクロック周波数でこのマイコンの消費電力が決まることになる。

【0003】

【発明が解決しようとする課題】斯るマイコンを組み込こまれている従来の電気機器装置においては、このマイコンが待機状態にあるときでも、このマイコンが所定のプログラムを実行している動作状態と略々同じ量の電力を消費してしまう不都合があった。

【0004】本発明は斯る点に鑑みなされたものであって、マイコンが待機状態にあるときの消費電力の削減し、このマイコンを組み込んだ電気機器装置の省電力化を図ることを目的とする。

【0005】

【課題を解決するための手段】本発明による電子機器装置は、この電子機器装置に組み込まれたマイコンの動作速度を定めるクロック信号の周波数を、このマイコンが待機状態にあるときにはこのマイコンが動作状態にあるときよりも低減するように制御し、このマイコンが待機状態にあるときの消費電力を節減する。

【0006】

【発明の実施の形態】以下、図1～図4を参照しながら本発明の電子機器装置及び電子機器装置の制御方法の実施の形態について説明する。

【0007】図1は、この電子機器装置の動作を制御するマイコン及びこのマイコンの周辺機器部の構成の実施の形態を示したブロック図、図2はクロック信号周波数

を制御するパワーマネジメント部及びこのパワーマネジメント部からCPUコア部にクロック信号を供給する構成の実施の形態を示したブロック図、図3及び図4はこのパワーマネジメント部においてクロック信号周波数を制御する手順を実行するためのフローチャート図である。

【0008】図1においてマイコン及びこのマイコンの周辺機器部は、マイコン1と、操作部35と、赤外線受光素子部10と、RS232Cドライバ部15と、LCDモジュール部50とを具備する。

【0009】マイコン1は、CPUコア部11と、バスコントローラ部13と、バスライン部15と、ROM部17と、RAM19部と、クロック信号発生部21と、経路制御(Routing Control)部23と、割り込み制御部25と、DMA(Direct Memory Access)部27と、タッチパネルI/F部29と、並列データー直列データ変換部31と、赤外線データのデジタル・アナログ変換部33及びパワーマネジメント部60とを具備する。

【0010】クロック信号発生部21はクロック信号発生器21aと、水晶発振器21bとPLL回路と21cとクロックドライバ21dとを具備し、操作部35はタッチパネル35aとA/Dコンバータ35bとを具備し、そしてLCDモジュール部50はLCDパネル50aとLCDドライバ50bを具備する。

【0011】クロック信号発生部21はマイコン1が具備するこれら各部にクロック信号を供給するクロック信号発生部、操作部35はタッチパネル35aから入力するこの電子機器装置の操作信号をマイコン1に入力する操作部、RS232Cドライバ部15はマイコン1に入力された操作信号に基づいてマイコン1で生成したコントロール信号をRS232Cのフォーマットでこの電子機器装置のシステムコントローラ（図示せず）に出力するとともにこのシステムコントローラから伝送されたRS232Cのフォーマットの信号をマイコン1に入力する為のドライバ、そしてLCDモジュール部50はこの電子機器装置の操作信号によるこの電子機器装置の動作状態を表示する表示手段である。

【0012】尚、マイコン1に具備したCPUコア部11、・・・、赤外線データのデジタル・アナログ変換部33、操作部35と、赤外線受光素子部10と、RS232Cドライバ部15及びLCDモジュール部50は何れも周知の構成のものでありこれら夫々の動作についても周知であるので、これら構成及び動作についての説明を省略する。

【0013】図2においてパワーマネジメント部60は待機検出部61と周波数制御部63とを具備する。尚図2にprogramとして示した欄はCPUコア部11においてプログラムを実行している場合のクロック周波数速度を表し、standbyとして示した欄はCPUコア部11においてプログラムを実行していない待機状態にあるとき

のクロック周波数速度示している。また表示“(・1)”はCPUコア部11がプログラムを実行しているときのクロック周波数を表し、表示“(・1・1)”はこのクロック周波数の1・1倍のクロック周波数を表している。

【0014】周波数制御部63はクロック信号発生部21で生成されたクロック信号に基づきCPUクロック信号63a、バスクロック信号63b及び周辺機器クロック信号63cを生成する。周波数制御部63は、CPUクロック信号63aをCPUコア部11に供給し、バスクロック信号63bをバスコントローラ部13に供給し、そして周辺機器クロック信号63cをタッチパネルI/F部29、並列データ直列データ変換部31、赤外線データのデジタル・アナログ変換部33、操作部35、RS232Cドライバ部45及びLCDモジュール部50に供給する。

【0015】待機検出部61はCPUコア部11のCPU(図示せず)の動作をチェックしこのCPUの動作が待機状態であることを検出したときに、待機検出部61から周波数制御部63を制御してCPUクロック信号63a及び周辺機器クロック信号63cの周波数をこのCPUが動作状態にあるときのクロック周波数の1・1に下げようとする。

【0016】但しバスクロック信号63bの周波数はこの待機状態になったことが検出されたときに於てもCPUの動作が実行されているときのクロック周波数(・1)を維持するように待機検出部61から制御する。尚、以下の説明ではクロック周波数(・1)を高速度と称し、クロック周波数(・1・1)を低速と称する。

【0017】パワーマネジメント部60においてクロック信号周波数を制御する手順を図3及び図4を参照して説明する。尚これらフロー図中に使用されているS1、S2、……は手順(ステップ)の番号を示す。

【0018】S1……CPUコア部11に対するプログラムの実行命令をチェックし、このプログラム実行命令があった時手順S2に移行する。

S2……待機検出部61から周波数制御部63を制御し、CPUクロック信号63a及び周辺機器クロック信号63c及びバスクロック信号63bの周波数を高速度として後手順S3に移行する。

S3……CPUコア部11が最初のプログラム(処理A)を実行しそしてこのプログラムの実行が終了したとき手順S4に移行する。

【0019】S1……CPUコア部11が最後のプログラム(処理B)を実行しそしてこのプログラムの実行が終了したとき手順S5に移行する。

S5……クロック信号の周波数を低速として良いか否かをシステムクロック判断処理により判断し、低速として良いと判断した場合は手順S6に移行する。

S6……待機検出部61から周波数制御部63を制御し

CPUクロック信号63a及び周辺機器クロック信号63c夫々のクロック信号を低速とし且つバスクロック信号63bの周波数を高速度に維持した待機(standby)状態として手順S1に戻る。

【0020】上記S1、S2、S3、S4、S5、S6、S1……と繰り返す手順を実行する手段がパワーマネジメント部60においてクロック信号周波数を制御する手段である。

【0021】次に割り込み処理の場合のパワーマネジメント部60におけるクロック信号周波数を制御する手順を図4を参照して説明する。

【0022】S10……割り込み処理命令に応じてCPUクロック信号63a及び周辺機器クロック信号63c及びバスクロック信号63b夫々のこの命令を受けた時のクロック周波数をDRAM19に保存し、手順S11に移行する。

S11……待機検出部61から周波数制御部63を制御しCPUクロック信号63a、周辺機器クロック信号63c及びバスクロック信号63bの周波数を高速度とし手順S12に移行する。

【0023】S12……割り込みプログラムを実行しこの割り込みプログラムの実行が終了すると手順S13に移行する。

S13……DRAM19に保存してあるCPUクロック信号63a及び周辺機器クロック信号63c及びバスクロック信号63b夫々のクロック周波数をDRAM19から読み出し、手順S11で高速度としたこれらCPUクロック信号63a周辺機器クロック信号63c及びバスクロック信号63b夫々のクロック周波数をこのDRAM19から読み出した周波数に戻す。

【0024】上記S10、S11、S12、S13と繰り返される手順を実行する手段が割り込み処理の場合に、パワーマネジメント部60においてクロック信号周波数を制御する手段である。

【0025】図1～図4を参照しながら説明した本発明の電子機器装置の実施の形態によれば、クロック信号発生部21で生成されたクロック信号に基づき生成したCPUクロック信号63aと周辺機器クロック信号63c夫々のクロック周波数を、このCPUコア部11のCPUが待機状態にあるときには低速のクロック信号となるように制御したので、このCPUが待機状態にあるときCPUコア部11を具備するマイコンが組み込まれた電子機器装置の消費電力を低減することができる。

【0026】本発明の出願人の実験によれば、従来のマイコンの消費電流が平均20ミリアンペアであったのに対して、図1～図4を参照しながら説明した本発明の電子機器装置の実施の形態のマイコンでは平均12・5ミリアンペアの消費電流しか要せず、従来のマイコンに対して約40%の消費電力の削減できることが確認できた。

【0027】またこのように低速のクロック信号となるように制御する際に、クロック周波数を低速にすると機能上問題があるバスクロック信号63bを低速にしないようにしたので、このマイコンが待機状態からプログラム実行状態の動作に切り替わる際にも動作不具合が生じることもない。

【0028】また本発明の電子機器装置のこの実施の形態においてこの電子機器装置を更にスリープ(Sleep)状態とする場合には、これらCPUクロック信号63aの周辺機器クロック信号63cと夫々のクロック周波数を更に低速に設定し、より一層の消費電力の低減を図るようにしてもよい。

【0029】またこの実施の形態においては、電子機器装置のクロック周波数をCPUクロック信号63a及び周辺機器クロック信号63cとバスクロック信号63bとの2系統に分けて制御するようにしたが、このような2系統に分けることに限定されることなく更に多くの系統に分割してきめの細かい制御するようにし更に消費電力の低減を図るようにしてもよい。

【0030】

【発明の効果】本発明によれば、マイコンを組み込んだ電子機器装置に於て、このマイコンの動作が待機状態にあることを検出する検出手段60と、この検出手段によ

りこのマイコンの動作が待機状態にあることが検出されたとき、この検出結果に基づきこのマイコンの動作速度を定めるクロック信号の周波数を低減する手段63とを設けたことにより、マイコンの動作が待機状態にあるときの電子機器装置の消費電力の低減を図ることができ

る。

【図面の簡単な説明】

【図1】本発明の電子機器装置の構成の要部を示す回路ブロック図である

【図2】本発明のクロック信号周波数制御部の要部を示す回路ブロック図である。

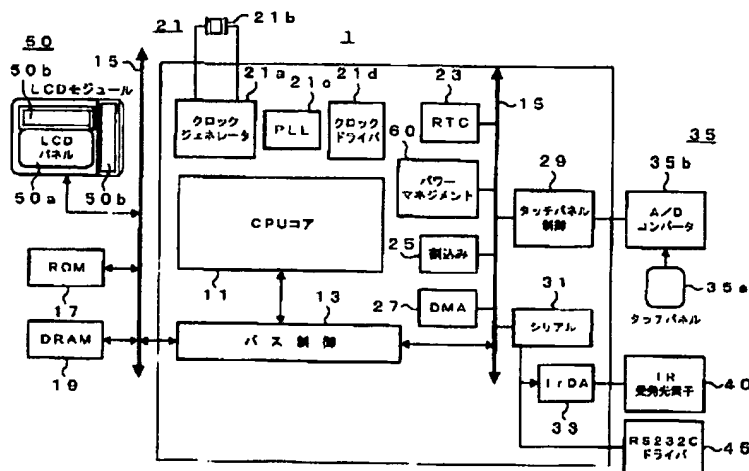
【図3】本発明によるクロック信号周波数制御手順示すフローチャート図である。

【図4】本発明による同上の制御の他の手順示すフローチャート図である。

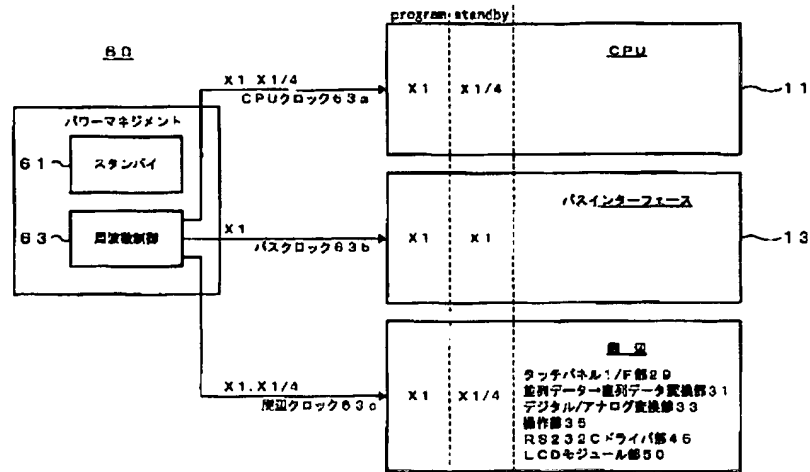
【符号の説明】

1……マイコン、11……CPUコア部、13……バスコントローラ部、15……バスライン部、17……ROM部、19……RAM部、21……クロック信号発生部、23……経路制御部、25……割り込み制御部、27……DMA部、35……操作部、40……赤外線受発光素子部、45……RS232Cドライバ部、50……LCDモジュール部、60……パワーマネジメント部

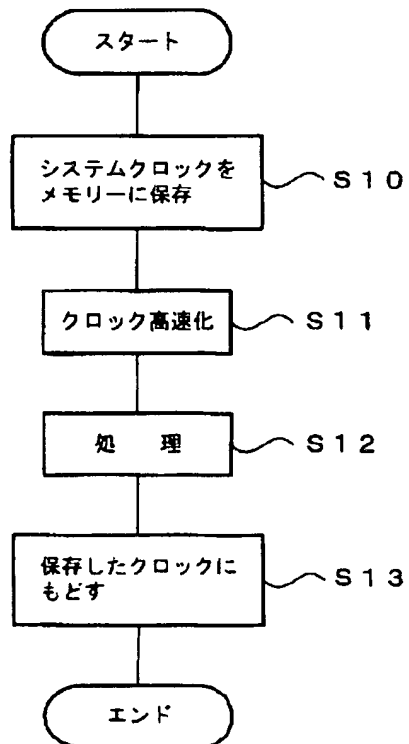
【図1】



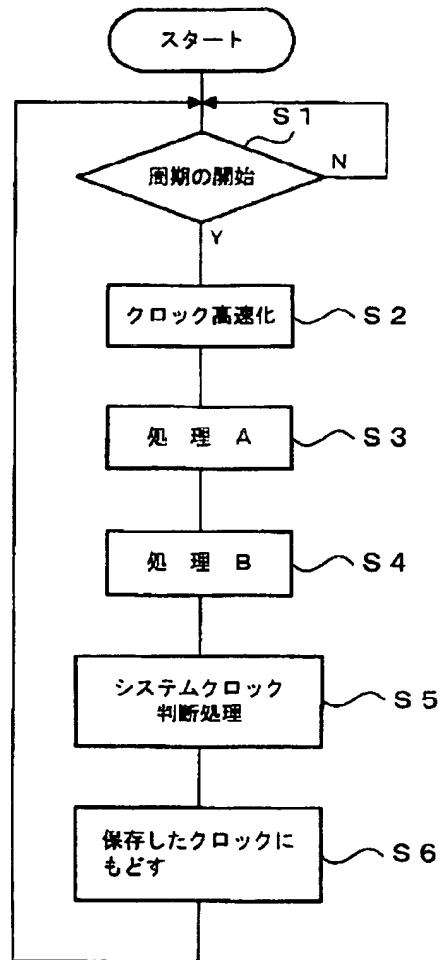
【図2】



【図1】



【図3】





INVESTOR IN PEOPLE

Application No: GB0421932.5

Examiner: Mr David Maskery

Claims searched: 1 - 10

Date of search: 26 January 2005

Patents Act 1977: Search Report under Section 17

Documents considered to be relevant:

Category	Relevant to claims	Identity of document and passage or figure of particular relevance
Y	1 - 10	US 6323714 B1 (HEWLETT-PACKARD) See columns 2, 5, 6 and fig 3.
Y	1 - 10	EP 0478132 A1 (TANDEM COMPUTERS) See columns 2 - 4.
Y	1 - 10	US 2002/104032 A1 (KHURSHID et AL) See paragraphs 21 -29.
Y	1 - 10	US 2002/040443 A1 (MAEDA et AL) See paragraphs 12 and 53 - 65.
Y	1 - 10	JP 11219237 A (SONY) See JPA abstract.

Categories:

X	Document indicating lack of novelty or inventive step	A	Document indicating technological background and/or state of the art.
Y	Document indicating lack of inventive step if combined with one or more other documents of same category.	P	Document published on or after the declared priority date but before the filing date of this invention.
&	Member of the same patent family	E	Patent document published on or after, but with priority date earlier than, the filing date of this application.

Field of Search:

Search of GB, EP, WO & US patent documents classified in the following areas of the UKC^x :

G4A

Worldwide search of patent documents classified in the following areas of the IPC⁰⁷

G06F

The following online and other databases have been used in the preparation of this search report

EPODOC, JAPIO, WPI.

BEST AVAILABLE COPY